

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56—2709

⑤ Int. Cl.³
H 03 B 5/12

識別記号

庁内整理番号
6238—5 J

⑬ 公開 昭和56年(1981)1月13日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 一定スタート位相を有するスタート・ストップ発振器

⑯ 特 願 昭55—78290

⑰ 出 願 昭55(1980)6月10日

優先権主張 ⑱ 1979年6月11日 ⑲ 米国(US)
⑳ 47546

㉑ 発 明 者 アニル・ゲルツエツチ
スイス国ジュネーブ1201ルー・
ドウ・モル36番

㉒ 発 明 者 ハインツ・ペルンハルド・メデル

スイス国ニオン1260ルトウ・ド
ウ・サン・セルゲ46番

㉓ 出 願 人 モトローラ・インコーポレーテ
ッド

アメリカ合衆国イリノイ州6019
6シヤンバーグ・イー・アルゴ
ンクイン・ロード1303番

㉔ 代 理 人 弁理士 佐藤薫

明 細 書

1 発明の名称

一定スタート位相を有するスタート・ストップ
発振器

2 特許請求の範囲

1 入力端子と出力端子を有する増幅部及び該増幅部の入力端子と出力端子間に接続されており該増幅部の入力端子と出力端子間に接続されたインダクタンス素子を有する位相シフト回路を具え、供給されたスタート信号に応答して一定のスタート位相の発振信号を発生する電界効果トランジスタから成る発振器において、

前記インダクタンス素子及び増幅部に結合されて当該発振器に供給されているストップ信号に応答して前記インダクタンス回路を介して直流電流を注入し、当該発振器から前記ストップ信号が除去されてスタート信号が供給されたときに一定スタート位相の発振信号を設定するバイアス回路を具備したことを特徴とする一定スタート位相のスタート・ストップ発振器。

3 発明の詳細な説明

本発明はしき強発振形の発振器に関し、更に具体的には金属-酸化物-シリコン電界効果トランジスタ(MOSFET)を使用し、一定(固定した)スタート位相を有するハートレー型の発振器に関するものである。

矩形波出力の発振器は種々の分野で使用されている。一つの使用例として、発振を周期的にスタート、ストップさせたい場合がある。このような発振器は例えば、テレビ受信器のオンスクリーン文字発生器用のドット発生発振器として用いられよう。この応用例においては、テレビ受信器のフライバック信号が発生しているときには発振器をストップさせ、このフライバック信号の終了と共に発振器をスタートさせることが望まれる。

受信器のスクリーン上に安定な文字の組を作成するには、安定な動作の発振器を必要とする。さらに、この種受信器における高精度タイミングの要請上、発振器はフライバック信号の終了と共に直ちにスタートする必要がある。このように、こ

の種発振器がどのようにしてスタートし、また、発振がいつスタートするかは、極めて重要である。このように、高安定でしかも一定スタート位相の発振が可能な発振器が必要とされている。

従つて、本発明の一つの目的は、一定のスタート位相を有する改良されたスタート・ストップ発振器を提供することにある。

本発明の他の目的は、オンスクリーン・デスプレイ受信装置の使用に適したスタート・ストップ発振器を提供することにある。

本発明の更に他の目的は、発振信号起動後の最初のサイクル内に有用な出力が得られる発振器を提供することにある。

上述した目的及びその他の目的から、スタート信号にตอบสนองして一定位相の発振信号を発振できるMOSFET使用のスタート・ストップ発振器が提供される。この発振器はスタート制御信号及びストップ制御信号を供給する入力ラッチ回路、このスタート信号にตอบสนองして発振維持に必要な利得を供給する反転増幅部、この反転増幅部の入出力端

(3)

タT1のソース電極とトランジスタT2のドレン電極の接続点は反転増幅部の出力端子となっており、この出力端子は位相レフト回路11のインダクタすなわちコイルLに接続され、この位相レフト回路の他端はトランジスタT2のゲート電極に接続されている。この位相レフト回路11は、上記コイルLの各端子を接地点に分路するコンデンサC1及びC2を具えている。本実施例においては、発振器10は、位相レフト回路11の構成要素をデスクリット素子とするようなモノリシック集積回路の型式への製造に適している点に留意されたい。従つて、この発振器10は、その間にコイルLを接続するための2個のパッド14及び16を具えている。トランジスタT1のゲート電極は、後に詳述する論理入力制御回路18の出力ノードAに接続されている。後に詳述するように、この発振器10を起動するスタートコマンド信号がこのノードAで作成される。論理入力回路18は、直列接続された複数個のインバータ20乃至26から構成されている。このインバータ20の入力

(5)

特開昭56-2709(2)

間に接続されてこの増幅部の発信に必要な所望のレフト位相の角かん信号を供給する位相レフト回路、並びに、ストップ信号にตอบสนองして発振禁止期間中発振器をバイアスし、スタート信号の起動と共に同一位相の発振信号を発生させるバイアス回路を具えている。

第1図は本発明のスタート・ストップ発振器10を示す。この発振器10は基本的なハートレー型発振器である。この発振器10はトランジスタT1、T2から成る反転増幅部並びにこの反転増幅部及びその入力間に抵抗Rを介して接続されている位相レフト回路11を具えている。以下の説明では発振器10を構成するトランジスタはすべてNチャネルのエンハンスメントMOSFETであるとする。トランジスタT1のドレン電極は、動作電源VDDが供給される電源端子12に接続されている。このトランジスタT1のソース電極はトランジスタT2のドレン電極に接続されており、このトランジスタT2のソース電極は接地電位で例示される基準電位に接続されている。トランジス

(4)

タが接続される端子28には、当該発振器10に対するスタート信号及びストップ信号が供給される。このインバータ20の出力端子は、入力インバータ22及びインバータ24の両者に接続されている。この論理入力制御回路18の出力は、その入力端子がノードAを介してインバータ24の出力端子に接続されているナンドゲート26の出力端子から得られる。このインバータ24の入力端子は、インバータ22の出力端子に接続されたノードBに接続されている。この発振器10は、トランジスタT3、T4、T5及びT6から成るバイアス回路を具えている。パッド16に現われた発振信号は、導体30を介してノアゲート29の入力端子に供給される。このノアゲート29の他の入力端子はインバータ26の出力に接続されている。このノアゲート29の出力は、直列接続インバータ32及び34を介してこの発振器の出力端子36に接続されている。ノアゲート29、インバータ32、34は論理出力回路38を構成する。

(6)

また、本実施例のスタート・ストップ発振器10はテレビ受信回路のオンスクリーン文字発生器用のドット発振器を構成することもできるが、これに限定されるものではない。本実施例においては、ストップ、スタート信号は、第4A図に示すように、受信回路のフライバックパルスから供給される。従つて、信号がハイ状態（波形部分40）にあるとき、発振器はストップモードにあり、この間発振信号は発生しないが、これはこの受信回路のフライバック期間に相当する。フライバックパルスの終了と共に（波形部分42の間）発振器10が起動されて第4B図に示すような発振信号を発生する。第4B図の発振信号は当該発振器10のパッド16に現われる信号波形である。

発振動作モード

ノードAの電圧レベルは、入力端子28に印加される入力信号がローであるときはハイレベルの状態となる。この結果トランジスタT1が導通し、トランジスタT2に対するエンハンスメント負荷となる。このように、トランジスタT1及びT2

(7)

はトランジスタT2のゲートに印加された信号を 180° 位相シフトする反転増幅回路を形成し、反転された信号はパッド14に出力される。コイルL並びにコンデンサC1及びC2から成る位相シフト回路は、パッド14に供給された信号をさらに 180° 位相シフトする。パッド16に現われる信号は反転増幅回路への入力信号に対して 360° シフトされた位相となり、これは抵抗器Rを介してトランジスタT2の入力端子に結合し、これによつて発振が維持される。ゲート電極をノードAに接続したトランジスタT6の導通に伴つて、トランジスタT4のゲート電極はトランジスタT6のドレン・ソース間電路を介して接地される。このため、発振信号が発生している間、トランジスタT4は非導通となる。これと並行してノードBがロー状態とされ、これにゲートを接続したトランジスタT3及びT5は非導通状態にバイアスされる。さらに、ノードAの電圧がハイ状態にあることから、インバータ26の出力電圧はロー状態となる。このように、ノアゲート29はそこに供

(8)

給される発振信号に反応してハイレベルとローレベル間をトリガされる。従つて、周波数が位相シフト回路11の素子定数では限定まり、一般的に矩形波の出力信号が出力端子36に発生する。

ストップ動作モード

端子28への入力信号がハイレベルであると、トランジスタT1及びT6は、各々のゲートが接続されているノードAがローレベルにあるので、非導通となる。これに対して、ノードBがハイレベルにあるので、トランジスタT3及びT5は導通する。これによつてトランジスタT3は、コイルLを通してトランジスタT4及びT2に直流電流を供給する。トランジスタT4は、そのゲート電極がトランジスタT5を介してバイアスされ、導通する。端子28に供給される入力信号がハイレベルの場合、ノアゲート29の両入力端子はハイであるから、論理出力回路38は端子36にローレベル出力を出力する。

さて第2図には、インバータ20、22、24及び26から成る論理入力回路18の回路図が示され

(9)

ている。各インバータは、それぞれ2個のNチャンネルMOSFET TA及びTBにより形成されている。トランジスタTAのドレン電極は、電源VDDに接続されている。トランジスタTAのソース電極は、ソース電極を接地したトランジスタTBのドレン電極に接続されている。トランジスタTAのゲート電極はそのソース電極に接続されている。下側のトランジスタTBのゲート電極はこのインバータに対する入力となり、その出力は同じトランジスタのドレンから取出される。各インバータは周知の動作を行い、入力信号の逆極性の信号を出力する。この実施例においては、インバータのトランジスタTAはデブリーション量であり、入力トランジスタTBのデブリーション負荷となる。第2図に例示するように、インバータ20の出力はインバータ22の入力及びインバータ24のデブリーション負荷トランジスタTAに直接供給される。このような構成になっているから、入力端子28に供給されたスタート信号に反応してノードAが急速にハイ出力状態に上昇でき

(10)

る。この結果、スタート信号の印加から発振までの遅延時間が低減される。

第5図に例示するように、ノアゲート29は3個のエンハンスメントMOSFET T7, T8及びT9を具えている。トランジスタT8及びT9のゲート電極はそれぞれインバータ26の出力端子及び当該発振器10のパッド16に接続されている。これら2個のドライブ用素子のソースはいずれも接地されており、ドレン電極はいずれもトランジスタT7のソース電極に接続されている。トランジスタT7のドレン電極はそのゲート電極と共に電源V_{DD}に接続されている。ノアゲート29の動作は周知のとおりであり、トランジスタT8及びT9のゲート電極に印加される電圧がロー状態のとき出力端子44のレベルはハイとなる。

上述した発振回路は、厳密なタイミングが是等とも必要な発振器への応用上重要ないくつかの特徴を有している。例えばオンスクリーンデスプレイ受信器のようなある種の装置は、オンスクリーン特性発振に使用するドット発生回路のスタート

04

流はこのコイル中に磁界を発生させ、この磁界のため当該発振器は所定の一定位相で発振を開始する。

第4B図は、発振信号が最初の動作サイクル内ではほぼ全振幅となることを例示している。このような特性は、例えば当該発振器の出力をカウント回路に入力させ、第4A図の波形がロー状態に切替えられた瞬間にカウントを開始するような場合に重要である。これは本発明によれば、ストップ動作モードにおけるトランジスタT3のトランジスタT2及びT4に対するスタテックベータ比を発振動作モードにおけるトランジスタT1のトランジスタT2に対するベータ比に等置することにより達成される。このベータ比の等置は、トランジスタT3のNチャネル領域の長さに対する幅の比をトランジスタT1の値の2倍にし、かつ、トランジスタT2及びT4の物理的寸法を同一とすることにより達成できる。スタテックベータ比を発振ベータ比と等しくすることにより、増幅器のクワイエセント点($V_{in} = V_{out}$)を発振モード

04

位相及び振幅に敏感である。本実施例の発振器は、発振が一定の位相及び全振幅で即座に開始されるので、不適切なスタートに起因する位相シフトを回避するような装置に使用できる。

第4図に例示するように、端子28に供給される入力信号がローになると、一定のスタート位相で即座に発振が開始される。当該発振器がストップモードである間コイルLを通して直流電流の注入が行われることにより、発振開始位相が一定となる。ストップ動作モードの間、ノードBがハイ状態(入力信号がロー)にあるためトランジスタT3は導通し、トランジスタT2及びT4に電流を供給する。トランジスタT2のゲート電極は、ストップ動作モードの間、トランジスタT3を介してV_{DD}近くにバイアスされ、トランジスタT2は導通状態を保つ。トランジスタT4は、そのゲート電極がトランジスタT5を介してトランジスタT5及びT4のドレイン電圧(これはトランジスタT2のドレン電圧と同一である)にバイアスされるので、導通する。コイルLを流れる直流電

04

とストップモードにおいて等しくできる。このようにして、発振器10を構成する全トランジスタは線形動作領域にバイアスされ、すなわちV_{DD}とV_{SS}の間にバイアスされ、ストップ信号の除去に伴い発振が即座に開始される。

ノアゲート29(第3図)のドライブ用トランジスタT8及びT9に対する負荷トランジスタT7のベータ比が発振ベータ比(トランジスタT2に対するT1の比)に等しい点が、本発明のもう一つの重要な特徴である。このような特徴があるため、ノアゲートのバイアス点がスイツチング閾値に設定され、これが発振の最初のサイクルで切替えられる。このようにして、動作の最初のサイクル期間内にカウントトリガ信号が出力端子36から確実に発生する。

上述したような特性の発振器を次のような定数の素子を使用して作成した。

素子	定数
L	80 mH
C1	180 pF

04

C 2	80 pF
デバイス	チャンネル幅/長さ (ミクロン)
T 1	100/8
T 2	400/6
T 3	200/8
T 4	400/6
T 5	25/6
T 6	25/6
ノアゲート29	40/6 (ドライブデバイス)
	10/8 (ロードデバイス)

4. 図面の簡単な説明

第1図は本発明のスタート・ストップ発振器の一実施例の部分回路図、第2図は本発明の一実施例の入力論理制御回路の回路図、第3図は本発明の一実施例の出力論理回路の部分回路図、第4図は本発明の一実施例の動作を説明する波形図である。

11 …位相シフト回路、12 …電源端子、14、16 …バンド、18 …論理入力制御回路、20、22、24、26 …インバータ、28 …入力端子、

36 …出力端子、38 …論理出力制御回路。

特許出願人 モトローラ・インコーポレーテッド
代理人弁理士 佐 藤 寛

